

学校编码: 10384

分类号_____密级_____

学号: 19820121152783

UDC _____

厦门大学

硕 士 学 位 论 文

超宽带定位系统接收机同步模块设计

Design of A Receiver Synchronous Module Based on Ultra-Wideband Positioning System

罗雪芹

指导教师姓名: 李开航副教授

专 业 名 称: 微电子与固体电子学

论文提交日期: 2015 年 04 月

论文答辩时间: 2015 年 05 月

学位授予日期: 2015 年 月

答辩委员会主席: _____

评 阅 人: _____

2015 年 5 月

厦门大学学位论文原创性声明

本人呈交的学位论文是本人在导师指导下,独立完成的研究成果。本人在论文写作中参考其他个人或集体已经发表的研究成果,均在文中以适当方式明确标明,并符合法律规范和《厦门大学研究生学术活动规范(试行)》。

另外,该学位论文为()课题(组)的研究成果,获得()课题(组)经费或实验室的资助,在()实验室完成。(请在以上括号内填写课题或课题组负责人或实验室名称,未有此项声明内容的,可以不作特别声明。)

声明人(签名):

年 月 日

厦门大学博硕士论文摘要库

厦门大学学位论文著作权使用声明

本人同意厦门大学根据《中华人民共和国学位条例暂行实施办法》等规定保留和使用此学位论文，并向主管部门或其指定机构送交学位论文（包括纸质版和电子版），允许学位论文进入厦门大学图书馆及其数据库被查阅、借阅。本人同意厦门大学将学位论文加入全国博士、硕士学位论文共建单位数据库进行检索，将学位论文的标题和摘要汇编出版，采用影印、缩印或者其它方式合理复制学位论文。

本学位论文属于：

（ ） 1. 经厦门大学保密委员会审查核定的保密学位论文，
于 年 月 日解密，解密后适用上述授权。

（ ） 2. 不保密，适用上述授权。

（请在以上相应括号内打“√”或填上相应内容。保密学位论文应是已经厦门大学保密委员会审定过的学位论文，未经厦门大学保密委员会审定的学位论文均为公开学位论文。此声明栏不填写的，默认为公开学位论文，均适用上述授权。）

声明人（签名）：

年 月 日

厦门大学博硕士论文摘要库

厦门大学博硕士论文摘要库

摘 要

随着信息化时代的到来,近年来人们对于各类社交手段的需求越来越大,广大的应用市场吸引了更多资源投入到无线通信领域,因此无线通信技术获得高速发展,承载无线功能的智能设备也变得更加智能化、数字化、小型化和个性化。如在近距离数据传输方面表现优异的蓝牙技术,广泛应用于交通通信信号传递、电子主设备和子设备间的耦合管理;又比如几乎覆盖各大城市的 WIFI 技术对当下人们的生活带来了不可忽视的变化。尽管无线通信技术已经发展到了极高的水平,但是科技的发展从来没有天花板效应,一种年轻的不占用现有带宽的超宽带通信技术开始发挥重要作用,其中,利用 OFDM(多径道正交频分复用)调制的超宽带无线通信技术方案,因为具有抗多径效应,对抗频率选择性衰落,信道利用率高,消除符号间干扰等优点,表现出强大的竞争力。

本文首先简单介绍超宽带 UWB 通信技术的概念、特点和应用,接着介绍多径道正交频分复用技术的原理,分析技术优势和需要规避注意的劣势,详细阐述根据 IEEE802.11a 超宽带通信标准制定的无线通信系统基带各版块参数设置,以及对通信系统物理层结构的数据帧进行的统一格式化规范化设计。总体介绍整个超宽带通信系统的基带结构设计,其中包括通信系统中的发射机模块和接收机解码模块的基本结构,设计原理,以及获得的仿真结果。全文的核心是详细阐述基于正交频分复用技术提出的超宽带通信基带结构的接收机同步模块,包括它的技术原理,硬件设计原理,关键部分的代码设计以及对同步接收模块利用软件进行布局布线后的仿真测试和在线测试的验证结果。本文设计的接收机同步模块一共包括五个子模块,分别是分组检测模块、载波同步模块、符号同步模块、采样频率同步模块、剩余相位跟踪模块,所有模块都采用 Verilog 硬件数字语言进行编程设计,利用赛灵思公司开发的可提供 FPGA 各型号芯片的 ISE 仿真软件和可以对结构设计进行波形仿真的 Modelsim 软件,结合自带的 IP 核,在型号为 Spartan-3E XC3S500 的 FPGA 硬件平台上布局布线完成对超宽带接收机同步模块的设计仿真实现。

关键字: 超宽带技术; 同步; 频率偏移, OFDM

厦门大学博硕士论文摘要库

厦门大学博士论文摘要库

Abstract

In recent years, the demands for all kinds of social means are growing with the advent of the era of information and the huge market of the electronical applications attracts more and more people in the field of wireless communications. Therefore, wireless communications develop rapidly, and the smart devices with wireless become much more intelligent, digitizing, miniaturization and personalized. For example, the Bluetooth technology has been widely used in the transmission of traffic communication signal and the coupling management between main and subequipment due to its outstanding performance in close-data transmission. Likewise WIFI has covered almost all major cities and the human life has been absolutely changed. Despite the great achievement in wireless communication technique, there are still lots of subject in need of further research. Recently, ultra-wideband communication without the occupation the existing bandwidth attracts widely attention. Especially the UWB communications with OFDM (multipath channel orthogonal frequency division multiplexing), which has lots of advantages: multi path effect, combating the frequency selective fading, high channel utilization, eliminate inter symbol interference and so on, is of strong competitiveness.

First of all, we introduce the concept characteristics and applications of ultra wideband communication technology. Secondly the principle of multipath channel of orthogonal frequency division multiplexing technique is introduced and the advantages and disadvantages are discussed. Especially the parameter setting based on unified format for IEEE802.11a standard is described in detail. Thirdly we introduce how to design the whole baseband structure ultra wideband communication system, basic structure and the principle of the transmitter and receiver. The key part in this paper is the synchronous receiving module based on OFDM technology, including hardware structure, design principle and simulation testing. The synchronous receiving module in this paper can be divided into five parts: packet detection, symbol synchronization, carrier synchronization, sampling frequency

synchronization and phase tracking module. All the designed modules are taking advantage of Verilog digital language and Xilinx's ISE software and Modelsim software. The simulation for synchronization module is carried out in the Spartan-3E XC3S500 of FPGA combined with IP core.

Key words: UWB; synchronous; frequency offset; OFDM

目录

摘 要	I
Abstract	II
第一章 绪论	1
1.1 超宽带通信技术简介	1
1.2 超宽带通信技术的运用	2
1.3 论文组织结构	4
第二章 超宽带技术基础介绍	5
2.1 IEEE802.11a 协议	5
2.1.1 物理层协议规定的主要参数	5
2.1.2 物理层协议规定的帧结构	8
2.2 UWB 技术	12
2.2.1 超宽带技术原理	12
2.2.2 OFDM 技术原理	14
2.3 本章小结	15
第三章 超宽带通信系统基带设计	16
3.1 超宽带通信系统发射机结构	16
3.1.1 发射机结构	16
3.1.2 发射机各模块原理	16
3.1.3 发射机各模块实现与测试	18
3.2 超宽带通信系统接收机结构	19
3.2.1 接收机结构	19
3.2.2 接收机解码部分各子模块原理	20
3.3 本章小结	21
第四章 超宽带无线通信系统接收机同步模块基带设计	22
4.1 接收机同步模块概述	22

4.2 分组检测	23
4.2.1 分组检测原理	23
4.2.2 分组检测的硬件实现	24
4.3 载波同步	27
4.3.1 载波同步原理	27
4.3.2 载波同步的硬件实现	29
4.4 符号同步	31
4.4.1 符号同步原理	31
4.4.2 符号同步的硬件实现	32
4.5 采样频率同步	35
4.5.1 采样频率同步的原理	35
4.5.2 采样频率同步的硬件实现	36
4.6 剩余相位跟踪	38
4.6.1 剩余相位跟踪原理	38
4.6.2 剩余相位跟踪的硬件实现	40
4.7 本章小结	41
第五章 超宽带无线通信系统接收机同步各模块测试与实现	42
5.1 FPGA 简介	42
5.1.1 FPGA 概述	42
5.1.2 FPGA 工作原理	42
5.1.3 FPGA 特点	43
5.2 Verilog 数字语言简介	43
5.2.1 Verilog 数字语言概述	43
5.2.2 Verilog 数字语言结构	44
5.3 系统开发环境	45
5.3.1 ISE10.0	45
5.3.2 Modelsim 仿真器	46
5.4 各模块的实现与仿真	46
5.4.1 分组检测	46

5.4.2 载波同步	48
5.4.3 符号同步	49
5.4.4 采样频率同步	51
5.4.5 剩余相位跟踪	53
5.5 本章小结	54
第六章 总结	56
参考文献	57
致 谢	61
硕士期间发表的论文	62

Contents

Abstract in Chinese	I
Abstract in English	II
Chapter 1 Introduction	1
1.1 Introduction of UWB Technology	1
1.2 Application and Development of UWB	2
1.3 Organization	4
Chapter 2 Basics of UWB	5
2.1 IEEE802.11a	5
2.1.1 The Main Parameters of The Physical Layer	5
2.1.2 Data Frame Structure of The Physical Layer	8
2.2 UWB Technology	12
2.2.1 Principle of Ultra-Wideband Technology	12
2.2.2 Principle of OFDM Technology	14
2.3 Summary	15
Chapter 3 Design of Transmitter and Receiver	16
3.1 The Structure of Transmitter	16
3.1.1 The Structure of Transmitter	16
3.1.2 The Principle of Each Module in Transmitter	16
3.1.3 Implementation and Test of Transmitter	18
3.2 The Structure of Receiver	19
3.2.1 The Structure of Receiver	19
3.2.2 The Principle of Each Module in Receiver	20
3.3 Summary	21
Chapter 4 Design of Receiver synchronization	22
4.1 Overview of Receiver Synchronization Module	22
4.2 Frame Detection	23

4.2.1 The Principle of Frame Detection	23
4.2.2 The Hardware Implementation of Frame Detection	24
4.3 CFO Correction	27
4.3.1 The Principle of CFO Correction.....	27
4.3.2 The Hardware Implementation of CFO Correction	29
4.4 Timing Synchronization	31
4.4.1 The Principle of Timing Synchronization.....	31
4.4.2 The Hardware Implementation of Timing Synchronization	32
4.5 Sampling Frequency Synchronization	35
4.5.1 The Principle of Sampling Frequency Synchronization	35
4.5.2 The Hardware Implementation of SFS	36
4.6 Phase Tracking	38
4.6.1 The Principle of Phase Tracking	38
4.6.2 The Hardware Implementation of Phase Tracking	39
4.7 Summary.....	41
Chapter 5 Implementation and Test of Receiver	42
5.1 Introduction of FPGA	42
5.1.1 Overview of FPGA	42
5.1.2 The principle of FPGA	42
5.1.3 The Feature of FPGA.....	43
5.2 Introduction of Verilog	43
5.2.1 Overview of Verilog.....	43
5.2.2 The structure of Verilog	44
5.3 The Environment of System Development	45
5.3.1 ISE10.0	45
5.3.2 Modelsim	46
5.4 Implementation and Simulation of Each Module	46
5.4.1 Frame Detection.....	46
5.4.2 CFO Correction.....	48

Degree papers are in the “[Xiamen University Electronic Theses and Dissertations Database](#)”.

Fulltexts are available in the following ways:

1. If your library is a CALIS member libraries, please log on <http://etd.calis.edu.cn/> and submit requests online, or consult the interlibrary loan department in your library.
2. For users of non-CALIS member libraries, please mail to etd@xmu.edu.cn for delivery details.